



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11)Publication number: 2000036509

(43)Date of publication of application: 02.02.2000

(51)Int.Cl.

H01L 21/60

H01L 21/78

(21)Application number: 10202117

(71)Applicant:

TOSHIBA CORP

(22)Date of filing: 16.07.1998

(72)Inventor:

YAMAJI YASUHIRO

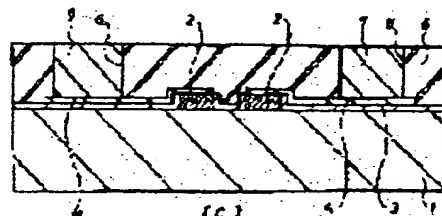
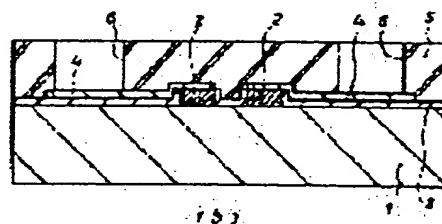
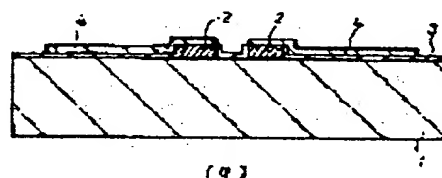
HOSOMI HIDEKAZU

## (54) MANUFACTURE OF SEMICONDUCTOR DEVICE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a method for manufacturing a semiconductor device in which the concentration of a thermal stress resulting in the peeling of an electrode or the increase of a contact resistance cannot be generated at a junction with the print board of an electrode, and to provide a method for manufacturing a semiconductor device for reducing or preventing the curve of a semiconductor device due to the thermal constriction of an applied film.

**SOLUTION:** An insulating protecting film 3 is formed on the surface of a semiconductor substrate 1 on which an electrode pad 2 is formed while the electrode pad 2 is excluded. Then, a barrier metal 4 layer covering the electrode pad 2 is formed. Then, the surface of the semiconductor substrate 1 is covered with hardening resin 5 while a hole part 6 for exposing at least one part of the barrier metal layer 4 is left. Then, the hole part 6 is packed with conductive materials, and a protruding part is formed on this. Finally, the heat treatment of the conductive materials is operated, and an electrode is formed so that a semiconductor device can be manufactured.



THIS PAGE BLANK (USPTO)

(51) Int. Cl. <sup>7</sup>	識別記号	F I	テ-コ-ド (参考)		
H01L 21/60	311	H01L 21/92	604	E	4M105
		21/60	311	S	
21/78		21/80			
		21/92	602	L	
			604	S	
審査請求 未請求 請求項の数10 O L (全7頁)					

(21) 出願番号 特願平10-202117

(22) 出願日 平成10年7月16日(1998.7.16)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 山地 泰弘

神奈川県横浜市磯子区新磯子町33 株式会  
社東芝生産技術研究所内

(72) 発明者 細美 英一

神奈川県横浜市磯子区新磯子町33 株式会  
社東芝生産技術研究所内

(74) 代理人 100077849

弁理士 須山 佐一

Fターム(参考) 4M105 FF02 FF03 FF04 FF05 GG17

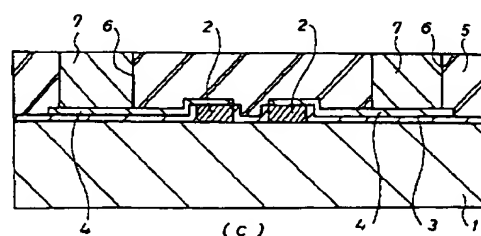
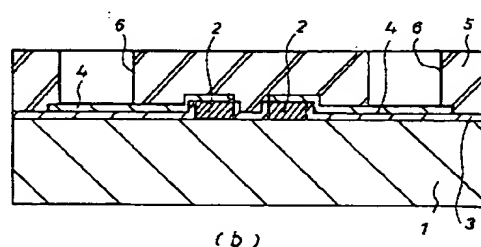
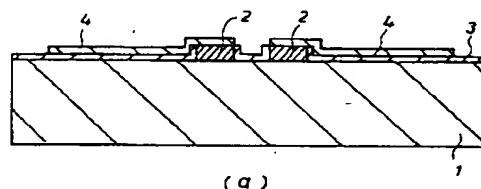
GG18 GG19

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 電極のプリント基板との接合部に電極を剥離させたり接触抵抗を増大させたりするような熱応力の集中のない半導体装置の製造方法を提供する。また、塗膜の熱収縮による半導体装置の湾曲を軽減または防止した半導体装置の製造方法を提供する。

【解決手段】 電極パッド2の形成された半導体基板1の表面に電極パッド2を除いて絶縁保護膜3を形成する。次に、電極パッド2を被覆するバリアメタル4層を形成する。続いて、半導体基板1の表面をバリアメタル4層の少なくとも一部を露出させる穴部6を残して硬化性樹脂5で被覆する。そして、導電材料により穴部6を充填するとともにその上に突出部を形成する。最後に、導電材料を熱処理して電極を形成し、半導体装置が製造される。



## 【特許請求の範囲】

【請求項 1】 電極パッドの形成された半導体基板の面に前記電極パッドの部分を除いて絶縁保護膜を形成する工程と、

前記電極パッドを被覆するバリアメタル層を形成する工程と、

前記半導体基板の面を前記バリアメタル層の少なくとも一部を露出させる穴部を残して硬化性樹脂で被覆する工程と、

導体材料により前記穴部を充填するとともにその上に突出部を形成する工程と、

前記導体材料を熱処理して前記硬化性樹脂の被覆から突出した電極を形成する工程とを具備することを特徴とする半導体装置の製造方法。

【請求項 2】 電極パッドの形成された半導体基板の面に前記電極パッドの部分を除いて絶縁保護膜を形成する工程と、

バリア性を有する金属により少なくとも一部が前記電極パッドに接続されたリードパターンを形成する工程と、

前記半導体基板の面を前記リードパターンの少なくとも一部を露出させる穴部を残して硬化性樹脂で被覆する工程と、

導体材料により前記穴部を充填するとともにその上に突出部を形成する工程と、

前記導体材料を熱処理して前記硬化性樹脂の被覆から突出した電極を形成する工程とを具備することを特徴とする半導体装置の製造方法。

【請求項 3】 前記穴部はその開口側に向かって拡開する逆テーパ状に形成されることを特徴とする請求項 1 又は 2 に記載の半導体装置の製造方法。

【請求項 4】 前記穴部の充填と突出部の形成を同時に行うことを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 5】 前記絶縁保護膜と前記バリアメタルとの間に接着樹脂層を形成することを特徴とする請求項 1、3 又は 4 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 6】 前記絶縁保護膜と前記リードパターンとの間に接着樹脂層を形成することを特徴とする請求項 2 乃至 4 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 7】 前記半導体装置は、単一の半導体基板上に複数個同時に形成されることを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 8】 前記硬化性樹脂は異なる複数種の硬化性樹脂層で構成されることを特徴とする請求項 1 乃至 7 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 9】 前記硬化性樹脂による被覆はスクリーン印刷法により行なわれることを特徴とする請求項 1 乃至 8 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 10】 前記導体材料は、低融点金属粉末を含

むペースト状組成物である請求項 1 乃至 9 のいずれか 1 項に記載の半導体装置の製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体チップとほぼ同等の大きさを有する半導体装置の製造方法に関するものである。

【0002】

【従来の技術】 半導体チップをプリント回路基板上に実装して電子機器を構成する場合、一定の面積内により多くの半導体チップを実装する、いわゆる高密度実装への要求が高まっている。この高密度実装を実現する方法として、半導体チップとほぼ同等の大きさを有する半導体装置（CSP（CHIP SCALE PACKAGE又はCHIP SIZE PACKAGE））が開発されている。

【0003】 CSPを製造する場合には、ウェーハから切り出した半導体チップごとに組立を行う必要があり、製造工程が複雑になる。

【0004】 このため、ウェーハ上で半導体装置の組立を行った後に、この半導体装置をウェーハから切り出す方法が提案されている。例えば特開平 9-172036 号公報には、半導体チップ上に導体ペーストを印刷して突起状の電極（バンブ）を形成する工程と、突起状電極以外の半導体チップの表面に絶縁性材料を塗布して封止体を形成する工程とからなる CSP の製造方法の発明が開示されている。

【0005】 この種の半導体装置では、一般に、実装すべきプリント基板にバンブのパターンに対応させて電極を形成しておき、この電極パターンに半導体装置のバンブを当接させ接触部を加熱溶融させてプリント基板上に実装される。

【0006】 ところで、CSP に用いられる半導体基板とプリント基板とは熱膨張係数の値が大きく異なり、実装時の加熱や使用時のヒートサイクルの際に、熱応力がバンブの接合部に集中して該部が剥離したり電気抵抗が高くなったりするおそれがある。

【0007】 このようなプリント基板とこの上に実装された CSP との熱膨張係数の違いによってバンブに生じる熱応力は、バンブの高さを高くすることにより緩和することが可能である。

【0008】 しかしながら、特開平 9-172036 号公報に記載の方法では、半導体チップの電極パッド上に直接スクリーン印刷を用いて導体ペーストにより突出した電極を形成し、この電極以外の部分を覆うように硬化性樹脂の塗膜を形成しているため、硬化性樹脂塗膜の厚さの分だけ電極の実効高さが相対的に低くなってしまいかえって接合部に熱応力が集中し易くなるという問題があった。

【0009】 また、このように、電極部分を除いて硬化性樹脂塗膜を被覆した場合には、塗膜の方が半導体チッ

ブの部分よりも熱膨張係数が大きいので、塗膜を熱処理した後放冷する際に塗膜の熱収縮しようとする力が半導体チップにより拘束されて熱応力が発生し、半導体装置が塗膜側に湾曲してプリント基板への実装に支障を来すという問題もあった。

【0010】

【発明が解決しようとする課題】 上述したとおり、従来公知のCSPの製造方法には、電極以外の部分を覆うように硬化性樹脂の塗膜を形成するため、硬化性樹脂塗膜の厚さの分だけ電極の実効高さが相対的に低くなって、電極のプリント基板との接合部に熱応力が集中し易くなるという問題があった。

【0011】 また、塗膜の方が半導体チップの部分よりも熱膨張係数が大きいので、塗膜を熱処理した後放冷する際に塗膜の熱収縮しようとする力が半導体チップにより拘束されて熱応力が発生し、半導体装置が塗膜側に湾曲してプリント基板への実装に支障を来すという問題があった。

【0012】 本発明は、かかる従来の問題を解決するためになされたもので、電極の実効高さが硬化性樹脂塗膜の厚さによって影響を受けることがなく、したがって、電極のプリント基板との接合部に電極を剥離させたり接触抵抗を増大させたりするような熱応力の集中のない半導体装置の製造方法を提供することを目的とする。

【0013】 また、本発明は、塗膜の熱収縮による半導体装置の湾曲を軽減または防止した半導体装置の製造方法を提供することを目的とする。

【0014】

【課題を解決するための手段】 上記問題点を解決するため、本発明の半導体装置の製造方法は、電極パッドの形成された半導体基板の面に前記電極パッドの部分を除いて絶縁保護膜を形成する工程と、前記電極パッドを被覆するバリアメタル層を形成する工程と、前記半導体基板の面を前記バリアメタル層の少なくとも一部を露出させる穴部を残して硬化性樹脂で被覆する工程と、導電材料により前記穴部を充填するとともにその上に突出部を形成する工程と、前記導電材料を熱処理して前記硬化性樹脂の被覆から突出した電極を形成する工程とを具備することを特徴としており、上記各工程は、ウェーハ上に多数の半導体装置を形成する場合には、各半導体装置について同時に行われる。

【0015】 上記の導電材料としては、低融点金属粉末を含むペースト状組成物が適しているが、これに限るものではなく、例えば低融点金属粉末のみを用いてもよい。

【0016】 上記の絶縁保護膜としては、例えばSiNからなる厚さ数μm程度のパッシベーション膜を用いることができる。バリアメタルは、電極を低融点金属を用いて形成する場合に溶融した低融点金属と接触して脆い金属間化合物を形成することのない導電性の金属または

合金であり、例えばTi/Ni/Pd合金等が用いることができる。絶縁保護膜の上にバリア性のある金属被膜を形成する場合に、絶縁保護膜上に接着樹脂層を形成しておき密着性を向上させることが好ましい。

【0017】 硬化性樹脂としては、イミド系樹脂とエポキシ樹脂が好適している。イミド系樹脂としては、ポリイミド樹脂の他、エステルイミド樹脂、アミドイミド樹脂のような共重合ポリイミド樹脂も使用することができる。一般に、イミド系樹脂ワニスとは、イミド前駆体のポリアミド酸を有機溶剤に溶解させたものであり、このイミド系樹脂ワニスを例えばスクリーン印刷により塗布した後、熱処理することにより、アミド酸部分が、脱水イミド閉環反応を起してイミド基を形成する。

【0018】 硬化性樹脂の被膜の厚さは25～100μm程度であり、電極に加わる応力を緩和するバッファ層として機能するとともに、電極の高さを高くし半導体装置をプリント基板から離すことにより電気特性、特に容量特性を改善する。硬化性樹脂の被膜厚が25μmより薄いと応力緩和の効果が少なく、100μmより厚いと硬化時の収縮力により半導体基板が撓むおそれがある。なお、硬化性樹脂被膜の穴部は、逆テーパ状に形成することにより導電材料の充填をより完全に行うことができる。また、硬化性樹脂の被膜は1層だけに限るものではなく、異なる複数種の硬化性樹脂層で構成するようにしてもよい。

【0019】 なお、このとき半導体装置の切断線に沿って回線パターンのない部分に所定の幅で被膜のない部分を作ることにより熱処理時の反りの発生を抑えることができる。このような硬化性樹脂のない部分は半導体装置の他の部分にも設けるようにしてもよい。

【0020】 上記方法は、半導体基板に形成した電極パッドの位置とプリント基板に接続するための電極の位置とが一致、又はほぼ一致している場合に用いられる方法であるが、半導体基板に形成した電極パッドの位置とプリント基板に接続するための電極の位置が相違する場合には、次のようにして電極パッドと電極の電氣的接続が行われる。

【0021】 すなわち、半導体基板の電極パッドの部分を除いて絶縁保護膜を形成した後、絶縁保護膜上に、電極パッドから電極形成位置に至るリードパターンをバリア性を有する金属により形成する。このリードパターンは他の回路を構成するパターンの一部であってもよい。

【0022】 しかる後、この上を、電極形成位置に穴部を残してスクリーン印刷等により硬化性樹脂で被覆すれば、リードパターンの位置に穴部がくるので、この穴部に電極を形成すれば電極と電極パッドがリードパターンを介して電氣的に接続されることになる。

【0023】 硬化性樹脂の穴部に電極を形成する方法としては、1工程で行う方法と、2工程で行う方法とがある。

【0024】1工程で行う方法は、電極形成用のメタルマスクを硬化性樹脂被膜上に置き、低融点金属ペーストのような導体材料をこのメタルマスク上においてスキージで穴部に導体材料を充填するとともに突出部も同時に形成してしまう方法である。

【0025】2工程で行う方法は、硬化性樹脂被膜上に低融点金属ペーストのような導体材料を置きスキージで穴部に導体材料を充填した後、加熱溶融させるか又はそのまま電極形成用のメタルマスクを置き、導体材料をメタルマスク上においてスキージでメタルマスクの穴部に導体材料を充填して突出した電極部を形成し、高温で加熱フローさせることによりバンプを形成する方法である。

【0026】前者の方法は、1工程で行えるから作業性の点で有利であり、後者の方法は導体材料の加熱溶融による体積減少を2回目のスクリーン印刷で補うので寸法精度が良いという利点がある。

【0027】

【発明の実施の形態】以下、本発明を具体化する第1の実施の形態について図面を参照して説明する。

【0028】図1及び図2は本実施の形態の半導体装置の製造方法を説明するための概略断面図を示すものである。

【0029】図2(b)に示すように、半導体基板1の一方の面(以下、表面という)には図示を省略した回路パターンとともに電極パッド2が形成されている。

【0030】なお、本実施の形態では半導体基板1はウェーハであり、図示を省略したが、この半導体基板1には、多数の独立した矩形状の半導体素子が多数マトリクス状に形成されている。電極パッド2及び以下図示して説明する構造は、その内の1つの半導体素子に形成されるものを代表して示したもので、以下説明する工程は、各半導体素子共通に同時に行われる。この電極パッド2はアルミニウムを主とする金属導体が用いられている。この電極パッド2は下地材料との密着性がよい導体であればよく、アルミニウムを主とする金属導体の他、例えば銅又は金を主とする金属導体であってもよい。なお、半導体基板1の表面には電極パッド2に接続する図示しない回路が形成されている。

【0031】半導体基板1の表面には電極パッド2を除いて絶縁保護膜3が形成されて基板に形成された回路が被覆されている。この絶縁保護膜3は絶縁性の材料からなり、本実施の形態では絶縁保護膜3として窒化シリコン膜(SiN)が用いられている。

【0032】電極パッド2上には電極パッド2を被覆するバリアメタル4が形成されている。このバリアメタル4は、電極パッド2上から絶縁保護膜3にかけて形成され、リードパターンとしての機能を持たせることも可能である。本実施の形態ではバリアメタル4として、Ti/Ni/Pd合金が用いられている。なお、バリアメ

タル4は、電極材料と反応して脆い金属間化合物を形成しない導体であればよく、例えば前記材料の組み合わせの他、クロムや銅の薄膜を組み合わせただのものであってもよい。

【0033】電極パッド2及び絶縁保護膜3上には、硬化性樹脂5が被覆されている。硬化性樹脂5にはバリアメタル4の一部が露出するように穴部6が設けられている。本実施の形態では硬化性樹脂5はポリイミド樹脂により構成されている。この硬化性樹脂5は、周辺材料との密着性がよい絶縁性かつ硬化性の樹脂により構成されていればよく、ポリイミド樹脂の他、例えば共重合ポリイミド樹脂、エポキシ系樹脂であってもよい。この硬化性樹脂5の膜は40μmの厚さに形成されている。この厚さは25μm~100μmであることが好ましい。

【0034】硬化性樹脂5の穴部6には、バリアメタル4に接合する電極を構成する電極リード部7が配置されている。この電極リード部7は低融点の金属導体からなり、本実施の形態では共晶ハンダが用いられている。また、電極リード部7上には、電極リード部7に接合して電極バンプ部8が形成されている。本実施の形態では電極バンプ部8として電極リード部7と同様に共晶ハンダが用いられている。

【0035】次に、以上のように構成された半導体装置の製造方法を図1(a)~図2(b)に沿って説明する。

【0036】まず、図1(a)に示すように、半導体基板1の表面に他の回路パターンとともに電極パッド2を公知のフォトリソグラフィ技術により形成する。そして、半導体基板1の表面の電極パッド2を除いた部分に絶縁保護膜3をスパッタリング法により成膜する。これにより、電極パッド2に接続する図示しない回路が絶縁保護膜3により被覆される。この後、電極パッド2上にバリアメタル4を被覆する。この際、バリアメタル4を電極パッド2上から絶縁保護膜3上まで連続させて同時にリードパターンを形成する。

【0037】次に、図1(b)に示すように、バリアメタル4が被覆された半導体基板1をスクリーン印刷法により硬化性樹脂5で被覆する。この際、絶縁保護膜3上に形成されたバリアメタル4の一部、即ち穴部6に対応する位置に硬化性樹脂5が充填されないようにスクリーンマスクを配置する。そして、ポリイミド樹脂をスキージにより充填し、ポリイミド樹脂を熱硬化させる。これにより、半導体基板1が硬化性樹脂5で被覆され、この硬化性樹脂5には穴部6が形成される。

【0038】続いて、図1(c)に示すように、穴部6にスクリーン印刷法により低融点金属ペースト(ペースト状の共晶ハンダ)を充填する。これにより、バリアメタル4に接合した電極リード部7が形成される。

【0039】次に、図2(a)に示すように、電極リード部7上にスクリーン印刷法により電極リード部7に接

合した電極バンプ部 8 ( 突出部 ) を形成する。この際、硬化性樹脂 5 上にメタルマスクを開口部分が電極リード部 7 上となるように配置する。この際、電極バンプ部 8 を安定させるために、電極バンプ部 8 の径は電極リード部 7 の径より大きくなるような穴を有するメタルマスクを配置することが好ましい。

【 0 0 4 0 】そして、図 2 ( b ) に示すように、電極バンプ部 8 を加熱溶融させ、共晶ハンダの表面張力により電極バンプ部 8 を球状にする。これにより、硬化性樹脂 5 から突出した電極が形成される。

【 0 0 4 1 】最後に、半導体基板 1 を半導体チップごとに切断 ( ダイシング ) する。これにより、半導体装置が製造される。

【 0 0 4 2 】なお、半導体基板 1 を硬化性樹脂 5 で被覆する工程をスクリーン印刷法を用いた場合について説明したが、この被覆方法に他の方法を用いて行ってもよい。

【 0 0 4 3 】以上のように、この半導体装置の製造方法では、スクリーン印刷法により形成される電極の高さ ( 電極バンプ部 8 の高さ ) に加えて、硬化性樹脂 5 の高さ ( 電極リード部 7 の高さ ) だけ電極を高く形成することができる。

【 0 0 4 4 】本実施の形態の半導体装置の製造方法によれば、半導体基板 1 から切り出した半導体チップごとに組立を行う必要がなく、半導体装置の製造工程を簡素化することができる。また、半導体基板 1 を硬化性樹脂 5 で被覆する工程をスクリーン印刷法を用いているので、半導体装置の製造が簡単になる。

【 0 0 4 5 】本実施の形態の半導体装置の製造方法によれば、硬化性樹脂 5 の高さだけ電極を高く形成することができるので、半導体チップ及び電極バンプ部 8 が受ける応力を緩和することができる。

【 0 0 4 6 】本実施の形態の半導体装置の製造方法によれば、バリアメタル 4 がリードパターンとしての役割を果たしていることから、電極の配置箇所についての自由度が増える。また、電極パッド 2 の大きさに拘らず、穴部 6 から露出したバリアメタル 4 の面積により、電極リード部 7 との接触面積を変化させることができ、バリアメタル 4 と電極リード部 7 との接続を確実に行うことができる。

【 0 0 4 7 】次に、第 2 の実施の形態を図面を参照して説明する。

【 0 0 4 8 】なお、この実施の形態においては、第 1 の実施の形態と重複する点については説明を省略する。

【 0 0 4 9 】従って、以下には第 1 の実施の形態と異なった点を中心に説明する。

【 0 0 5 0 】図 3 に示すように、本実施の形態では、バリアメタル 4 を穴部 6 の底面に相当する電極パッド 2 上に形成している。また、穴部 6 をその開口側、即ち上方に向かって拡開する逆テーパ状に形成されている。

【 0 0 5 1 】この実施の形態の半導体装置の製造方法では、バリアメタル 4 を電極パッド 2 上に形成し、リードパターンとしてのバリアメタル 4 を配設する必要がなくなる。また、バリアメタル 4 上の穴部 6 に対応する位置に硬化性樹脂 5 が充填されないような逆テーパ状のスクリーンマスクを配置して、半導体基板 1 を印刷法により硬化性樹脂 5 で被覆する。これにより、穴部 6 は逆テーパ状に形成される。この穴部 6 にスクリーン印刷法によりペースト状の共晶ハンダを充填させると、電極リード部 7 が形成される。この際、穴部 6 は逆テーパ状に形成されているので、共晶ハンダはその自重によって穴部 6 内に充填されやすくなる。

【 0 0 5 2 】以上のように、この半導体装置の製造方法によれば、バリアメタル 4 を電極パッド 2 上にのみ形成しているので、バリアメタル 4 の配設が容易になり、半導体装置の製造が容易になる。また、リードパターンの引き回しを行う必要がないので、バリアメタル 4 の配線としての役割に対する信頼が向上する。さらに、配線長さが短くなり、低インダクタンス化、高速化という電気特性の改善が可能になる。

【 0 0 5 3 】この半導体装置の製造方法によれば、穴部 6 が逆テーパ状に形成されているので、穴部 6 内に共晶ハンダが充填されやすく、スクリーン印刷法による電極リード部 7 の形成が容易になる。

【 0 0 5 4 】なお、実施の形態は上記に限らず、例えば以下の場合であってもよい。

【 0 0 5 5 】硬化性樹脂 5 上にメタルマスクを配置した状態で、穴部 6 及びメタルマスクの開口部分に共晶ハンダを充填させ、穴部 6 の充填と突出部を同時に行い、電極リード部 7 と電極バンプ部 8 とを同時に形成してもよい。この場合、半導体装置の製造工程をさらに簡素化することができる。

【 0 0 5 6 】図 4 に示すように、絶縁保護膜 3 とバリアメタル 4 との間に接着樹脂層 9 を設けてもよい。この場合、接着樹脂層 9 が緩衝材としての役割を果たし、半導体チップが受ける応力を緩和することができる。この接着樹脂層 9 は軟質の樹脂により構成されていることが好ましい。また、接着樹脂層 9 の存在により半導体装置の電気容量を小さくすることができる。

【 0 0 5 7 】図 5 に示すように、硬化性樹脂 5 に半導体基板 1 のダイシングラインに沿った溝部 1 0 を形成してもよい。この場合、硬化性樹脂 5 の収縮力が溝部 1 0 では発生しないので、半導体チップが受ける応力を緩和することができる。この溝部 1 0 はダイシングラインの他、半導体チップの回線が存在しないところであれば形成することができる。

【 0 0 5 8 】図 6 に示すように、硬化性樹脂 5 を異なる 2 種類の硬化性樹脂の樹脂層 5 a, 5 b で構成し、両樹脂層 5 a, 5 b を積層させて半導体基板 1 を被覆してもよい。この場合にも、両樹脂層 5 a, 5 b により応力が

分散され、半導体チップが受ける応力を緩和することができる。また、樹脂層は2層の他、3層、4層のように複数種であってもよい。この場合も同様に半導体チップが受ける応力を緩和することができる。

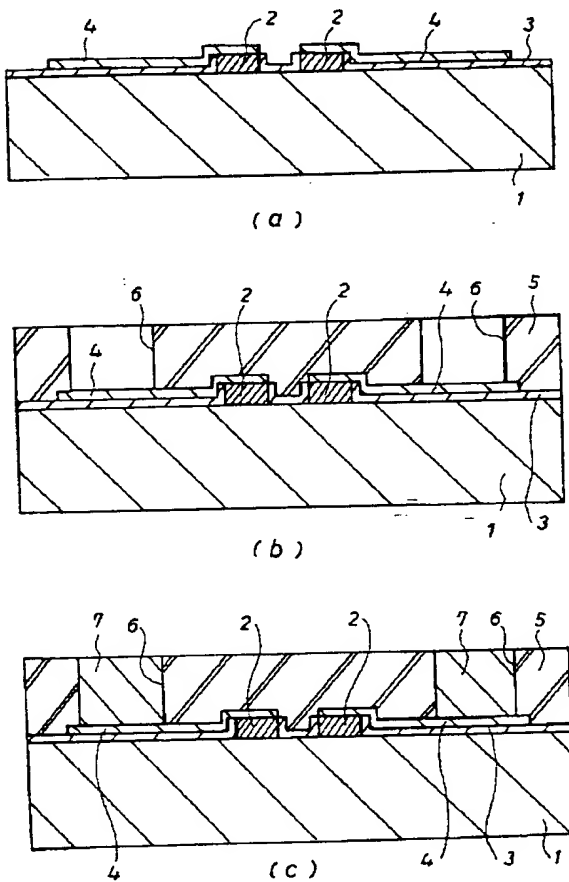
【0059】

【発明の効果】以上詳述したように、本発明によれば、製造工程を簡素化するとともに、半導体チップの電極を高くすることができ、基板実装時の熱疲労寿命を改善することができる。

【図面の簡単な説明】

【図1】第1の実施の形態の半導体装置の製造工程を示す模式断面図。

【図1】



【図2】第1の実施の形態の半導体装置の製造工程を示す模式断面図。

【図3】第2の実施の形態の半導体装置の模式断面図。

【図4】別の実施の形態の半導体装置の模式断面図。

【図5】別の実施の形態の半導体装置の模式断面図。

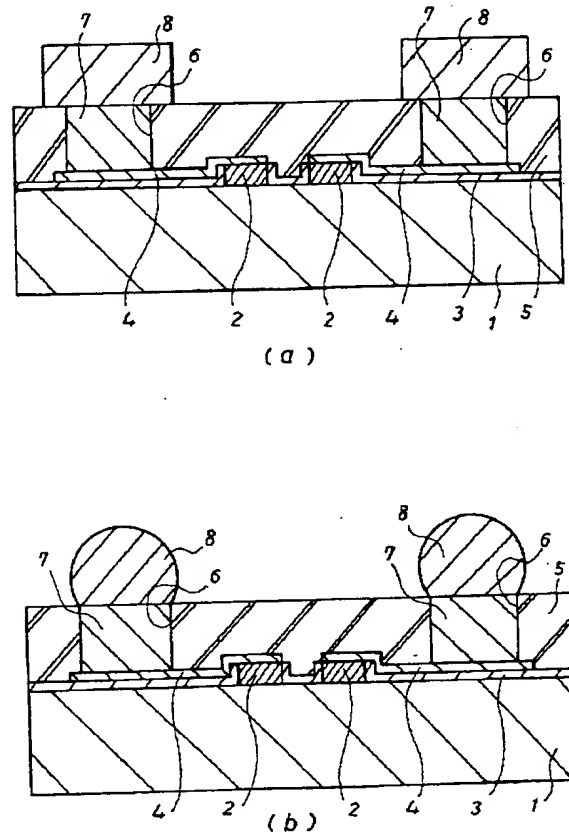
【図6】別の実施の形態の半導体装置の模式断面図。

【符号の説明】

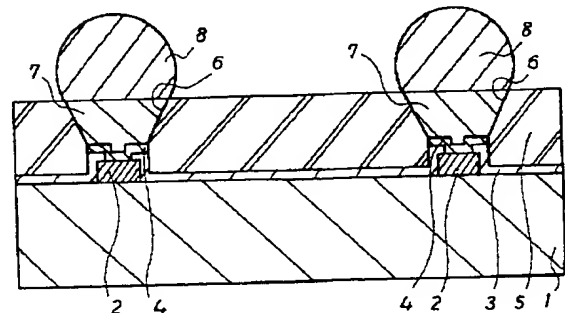
1……半導体基板、2……電極パッド、3……絶縁保護膜、4……バリアメタル及びリードパターンとしてのバリアメタル、5……硬化性樹脂、6……穴部、7……電極リード部、8……電極バンブ部。

10

【図2】

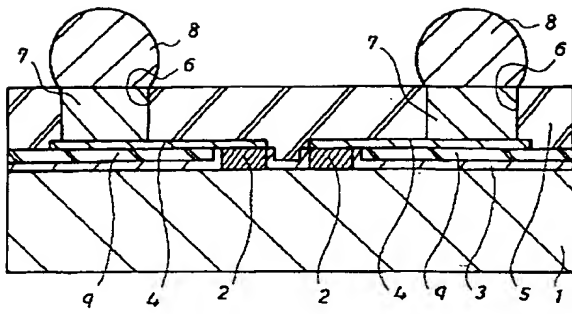


【図3】

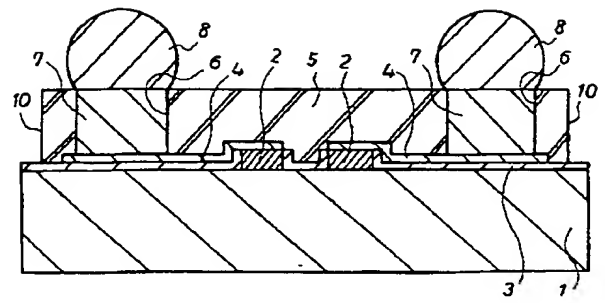




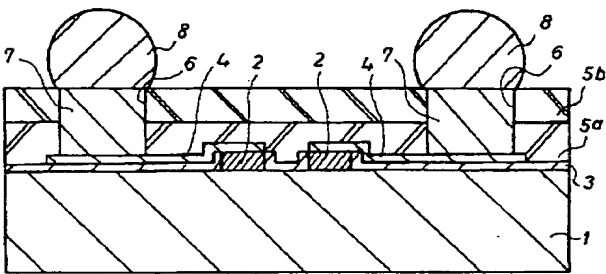
【図 4】



【図 5】



【図 6】



THIS PAGE BLANK (USPTO)